

SEMICONDUCTOR DEVICE AND ITS MANUFACTURE

Patent Number: JP11186449
Publication date: 1999-07-09
Inventor(s): MISUMI KAZUYUKI; MORI RYUICHIRO
Applicant(s): MITSUBISHI ELECTRIC CORP
Requested Patent: ■ JP11186449
Application Number: JP19970356800 19971225
Priority Number(s):
IPC Classification: H01L23/12; H01L21/50; H01L21/52; H01L21/60; H01L21/60
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To provide a semiconductor device having a CSP structure whose productivity is made high, whose quality is made stable, and whose reliability is made high, and a method for manufacturing this device.
SOLUTION: An IC integrated circuit 1 is fixed to a circuit board 2 by using a die bond material 3, an electrode 4 on the IC integrated circuit 1 is electrically connected through a metallic wire 7 with a first electrode 5 on the circuit board 2, and first and second solder bumps 8a and 8b are provided as the outside terminal of a resin sealed semiconductor package in a semiconductor device in a CSP structure. At the time of transfer molding using a die, the first solder bump 8a is resin-sealed so as to be brought into contact with a die 12 for sealing so that the first solder bump 8a can be exposed on the surface of sealing resin 9. Then, the second solder bump 8b is joined to the exposed first solder part 8a so that the outside terminal of a semiconductor package can be formed.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-186449

(43) 公開日 平成11年(1999) 7月9日

(51) Int.Cl.⁸

識別記号

F I

H 0 1 L 23/12

H 0 1 L 23/12

L

21/50

21/50

B

21/52

21/52

A

21/60

21/60

3 0 1 A

3 0 1

3 1 1 S

3 1 1

審査請求 未請求 請求項の数11 O L (全 6 頁)

(21) 出願番号

特願平9-356800

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(22) 出願日

平成9年(1997)12月25日

(72) 発明者 三角 和幸

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 森 隆一郎

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

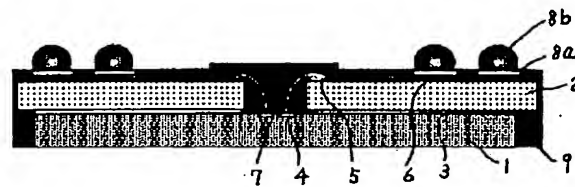
(74) 代理人 弁理士 大岩 増雄

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 生産性が高く、かつ品質が安定し信頼性の高いCSP構造を有する半導体装置およびその製造方法を提供する。

【解決手段】 IC集積回路1と回路基板2をダイボン
ド材3を用いて固着し、IC集積回路1上の電極部4と
回路基板2上の第一電極部5を金線7により電気的に接
続すると共に、樹脂封止された半導体パッケージの外部
端子として第一および第二半田バンプ8a、8bを有す
るCSP構造の半導体装置において、金型を用いたトラ
ンスファ成形時に、第一半田バンプ8aを封止用金型1
2に接触させた状態で樹脂封止することにより、封止樹
脂9の表面に第一半田バンプ8aを露出させることがで
き、その露出した第一半田バンプ8a部に第二半田バン
プ8bを接合して半導体パッケージの外部端子を形成す
る。



【特許請求の範囲】

【請求項 1】 IC 集積回路と、

上記 IC 集積回路より小さい面積を有する回路基板と、
上記 IC 集積回路を上記回路基板に固着するダイボンド材と、

上記 IC 集積回路上に形成された電極部と上記回路基板上に形成された第一電極部とを電氣的に接続する導線と、

上記回路基板上に形成され、上記第一電極部に電氣的に接続された第二電極部に接合された第一半田バンプと、
上記各構成要素を包含し半導体パッケージを構成する封止樹脂を備え、

上記第一半田バンプの一部は上記封止樹脂の表面に露出するよう構成されると共に、上記第一半田バンプの露出部に上記半導体パッケージの外部端子となる第二半田バンプが接合されることを特徴とする半導体装置。

【請求項 2】 第一半田バンプは、樹脂封止時の封止用金型の温度より融点が高い高融点半田により構成され、かつ第二半田バンプは共晶半田によって構成されることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】 第一半田バンプは、半田ペースト等の半田材を積み重ねることにより形成された箔状の半田バンプからなることを特徴とする請求項 1 または請求項 2 記載の半導体装置。

【請求項 4】 半導体パッケージには放熱板が取り付けられていることを特徴とする請求項 1～3 のいずれか一項記載の半導体装置。

【請求項 5】 IC 集積回路をダイボンド材を介して回路基板に固着する工程と、

上記 IC 集積回路上に形成された電極部と上記回路基板上に形成された第一電極部を電氣的に接続する工程と、
上記回路基板上に形成され、上記第一電極部に電氣的に接続された第二電極部に球状の第一半田バンプを接合する工程と、

上記 IC 集積回路をダイボンドした回路基板を封止用金型内に配置し、上記第一半田バンプを封止用金型で押圧すると共に、封止樹脂を注入してトランスファ成形し半導体パッケージを形成する工程と、

上記半導体パッケージを上記封止用金型から離型する工程を含むことを特徴とする半導体装置の製造方法。

【請求項 6】 第一半田バンプを、封止用金型と接触させた状態で封止樹脂を注入することにより、その一部を上記封止樹脂の表面に露出させるようにしたことを特徴とする請求項 5 記載の半導体装置の製造方法。

【請求項 7】 IC 集積回路とダイボンドされる回路基板は、二乃至四分分割され、各々が支持部を介して所定の枠部に固定されることを特徴とする請求項 5 または請求項 6 記載の半導体装置の製造方法。

【請求項 8】 回路基板は、一つの枠部に複数個支持された状態で IC 集積回路がダイボンドされ、封止用金型

に配置されてトランスファ成形されることを特徴とする請求項 5～7 のいずれか一項記載の半導体装置の製造方法。

【請求項 9】 ダイボンド材は、テープ状に形成されたものを用いることを特徴とする請求項 5～8 のいずれか一項記載の半導体装置の製造方法。

【請求項 10】 IC 集積回路をダイボンド材を介して回路基板に固着する工程と、

上記 IC 集積回路上に形成された電極部と上記回路基板上に形成された第一電極部を電氣的に接続する工程と、
上記回路基板上に形成され、上記第一電極部に電氣的に接続された第二電極部に第一半田バンプを接合する工程と、

上記 IC 集積回路の上記回路基板とダイボンドされていない面に放熱板を接合する工程と、

上記 IC 集積回路および放熱板を有する回路基板を封止用金型内に配置し封止樹脂を注入してトランスファ成形し半導体パッケージを形成する工程と、

上記半導体パッケージを上記封止用金型から離型し、上記回路基板を支持部から切り離す工程を含むことを特徴とする半導体装置の製造方法。

【請求項 11】 放熱板の端面に、斜面状あるいは階段状の切り欠き部が形成されていることを特徴とする請求項 10 記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、樹脂封止型の半導体装置に係り、特に CSP (Chip Scale Package) 構造を有する半導体装置およびその製造方法に関するものである。

【0002】

【従来の技術】半導体装置の高集積化に伴い、半導体パッケージの外形寸法が IC 集積回路の寸法に近い半導体装置の開発が進められている。IC 集積回路の寸法に近い外形寸法を有する半導体パッケージとして、一般的に CSP と呼ばれる樹脂封止構造を有する半導体パッケージが提案されている。

【0003】

【発明が解決しようとする課題】従来の CSP 構造を有する半導体パッケージは、ポッティング法を用いて樹脂封止されているため、生産性が低く、また品質および信頼性においても問題があった。

【0004】この発明は、上記のような問題を解決するためになされたもので、生産性が高く、かつ品質が安定し信頼性の高い CSP 構造を有する半導体装置およびその製造方法を提供することを目的とする。

【0005】

【課題を解決するための手段】この発明に係わる半導体装置は、IC 集積回路と、IC 集積回路より小さい面積を有する回路基板と、IC 集積回路を回路基板に固着す

るダイボンド材と、IC集積回路上に形成された電極部と回路基板上に形成された第一電極部とを電気的に接続する導線と、回路基板上に形成され、第一電極部に電気的に接続された第二電極部に接合された第一半田バンプと、各構成要素を包含し半導体パッケージを構成する封止樹脂を備え、第一半田バンプの一部は封止樹脂の表面に露出するよう構成されると共に、第一半田バンプの露出部に半導体パッケージの外部端子となる第二半田バンプが接合されるものである。また、第一半田バンプは、樹脂封止時の封止用金型の温度より融点が高い高融点半田により構成され、かつ第二半田バンプは共晶半田によって構成されるものである。また、第一半田バンプは、半田ペースト等の半田材を積み重ねることにより形成された箔状の半田バンプからなるものである。また、半導体パッケージには放熱板が取り付けられているものである。

【0006】さらにこの発明に係る半導体装置の製造方法は、IC集積回路をダイボンド材を介して回路基板上に固着する工程と、IC集積回路上に形成された電極部と回路基板上に形成された第一電極部を電気的に接続する工程と、回路基板上に形成され、第一電極部に電気的に接続された第二電極部に球状の第一半田バンプを接合する工程と、IC集積回路をダイボンドした回路基板を封止用金型内に配置し、第一半田バンプを封止用金型で押圧すると共に、封止樹脂を注入してトランスファ成形し半導体パッケージを形成する工程と、半導体パッケージを上記封止用金型から離型する工程を含むものである。また、第一半田バンプを、封止用金型と接触させた状態で封止樹脂を注入することにより、その一部を封止樹脂の表面に露出させるようにしたものである。また、IC集積回路とダイボンドされる回路基板は、二乃至四分割され、各々が支持部を介して所定の枠部に固定されているものである。さらに、回路基板は、一つの枠部に複数個支持された状態でIC集積回路がダイボンドされ、封止用金型に配置されてトランスファ成形されるものである。また、ダイボンド材は、テープ状に形成されたものを用いるものである。

【0007】また、IC集積回路をダイボンド材を介して回路基板上に固着する工程と、IC集積回路上に形成された電極部と回路基板上に形成された第一電極部を電気的に接続する工程と、回路基板上に形成され、第一電極部に電気的に接続された第二電極部に第一半田バンプを接合する工程と、IC集積回路の回路基板とダイボンドされていない面に放熱板を接合する工程と、IC集積回路および放熱板を有する回路基板を封止用金型内に配置し封止樹脂を注入してトランスファ成形し半導体パッケージを形成する工程と、半導体パッケージを封止用金型から離型し、回路基板を支持部から切り離す工程を含むものである。また、放熱板の端面に、斜面状あるいは階段状の切り欠き部が形成されているものである。

【0008】

【発明の実施の形態】実施の形態1。以下、この発明の一実施の形態である半導体装置およびその製造方法を図について説明する。図1～図4はこの発明の実施の形態1を示す図で、図1は実施の形態1による半導体装置の断面図、図2は実施の形態1による半導体装置を示す斜視図で、一部内部構造を示している。図3は実施の形態1による半導体装置に用いられる回路基板の形状例を示す平面図、図4は実施の形態1による半導体装置の製造方法を説明するための断面図である。図において、1はIC集積回路、2は回路基板、3はIC集積回路1を回路基板2に取り付けるペースト状のダイボンド材、4はIC集積回路1上に形成された電極部、5、6は回路基板2上に形成された第一電極部と第二電極部で、第一電極部5と第二電極部6は配線を介して電気的に接続されている。7はIC集積回路1上に形成された電極部4と回路基板2上に形成された第一電極部5を電気的に接続する金線、8a、8bは半導体パッケージの外部端子となる第一半田バンプと第二半田バンプで、第一半田バンプ8aは回路基板2上の第二電極部6と接合し、第二半田バンプ8bは第一半田バンプ8aに接合される。9はIC集積回路1および回路基板2を包含し半導体パッケージを形成する封止樹脂、10は回路基板2を枠（図持せず）に支持する支持部、11は第一半田バンプ8aを構成する半田ボール、12は上下一対の封止用金型である。

【0009】次に、製造工程について説明する。まず図3に示すように、トランスファが容易なように二分割もしくは四分割され、そのコーナー部もしくは辺部を延長して形成された支持部10により枠に支持された状態の回路基板2に、ダイボンド材3を用いてIC集積回路1を固着し、IC集積回路1上に形成された電極部4と回路基板2上に形成された第一電極部5を金線7により電気的に接続する。次に、回路基板2上に形成された第二電極部6に半田ボール11を接合する。次に図4

(a)に示すように、IC集積回路1とダイボンドされ、半田ボール11を搭載した回路基板2を封止用金型12内に配置する。次に図4(b)に示すように、上下一対の封止用金型12を閉じて回路基板2を封止用金型12で挟み込む。このとき、半田ボール11は封止用金型12と接触し、半田ボール11は封止用金型12に押しつぶされた状態（第一半田バンプ8a）となる。次に図4(c)に示すように、封止用金型12内に封止樹脂7を充填し、トランスファ成形する。このとき、第一半田バンプ8aは封止用金型12と密着した状態にあるため、第一半田バンプ8aと封止用金型12の間には封止樹脂9は介在しない。次に封止用金型12を開放し（図4(d)）、その後枠から回路基板2を切り離す（図4(e)）。次に図4(f)に示すように、封止樹脂9の表面に露出している第一半田バンプ8a上に第二半田バ

ンプ（半田ボール）8bを接合し、半導体パッケージの外部端子を形成する。

【0010】なお、封止用金型12により押しつぶされる半田ボール11（第一半田バンプ8a）を構成する半田は、融点が低く急激に軟化する共晶半田では、封止用金型12に付着したり、外形を保持できず封止樹脂9の表面に露出する電極を構成できないため、樹脂封止時の封止用金型12の温度より少なくとも20°C以上融点が高い高融点接合材料（Sn95%、Ag5%含有、融点220°C）を用いる。また、第二半田バンプ8bを構成する半田は、CSPの特徴であるセルフアライメントを確実にできるようにするため、共晶半田を用いる。また、半田ボール11の代わりにスクリーン印刷、あるいはスパッタ等により半田材を積み上げることににより形成された箔状の半田バンプを用いてもよい。ただし、箔状の半田バンプは、トランスファ成形時に半田材が封止用金型12と密着する厚みを有することが必要である。

【0011】この発明によれば、半導体装置の封止をトランスファ成形とすることにより品質が安定し、信頼性の高いCSP構造を有する半導体装置を得ることができる。また、現在は各社各様である半導体パッケージの実装用パッド（回路基板の外部電極）の配列が規格化され、共通化されれば、IC集積回路が小型化された場合でも半導体パッケージの外形が変わらないため、同じ封止用金型を用いて半導体パッケージを製造することができる。また、封止用金型12により半田ボール11を押しつぶすことにより、封止用金型12に第一半田バンプ8aが密着した状態で樹脂封止を行うため、封止樹脂9の表面に外部との接続用の電極部を容易に露出させることができ、製造工程を簡略化できる。

【0012】実施の形態2. 図5はこの発明の実施の形態2を示す半導体装置に用いられる回路基板形成時の状態の平面図である。図において、2は回路基板、13は複数の回路基板2を支持部10を介して支持する枠部である。本実施の形態では、図5に示すように、複数個の回路基板2がそのコーナー部もしくは辺部から延長された支持部10を介して枠部13に支持されている。枠部13に支持された状態の回路基板2に、実施の形態1と同様にダイボンド材を用いてIC集積回路を固着し、IC集積回路上の電極部と回路基板上の電極部を金線により電気的に接続すると共に半導体パッケージの外部端子となる部分に半田ボールを配置した後、枠部13に支持された状態で回路基板2を封止用金型内に配置し、トランスファ成形を行い半導体パッケージを形成する。本実施の形態によれば、複数個の回路基板2が枠部13に支持された状態で同時にトランスファ成形を行うため、製造工数を削減でき、生産性の向上および製造コストの低減を図ることができる。

【0013】実施の形態3. 実施の形態1では、IC集積回路1と回路基板2の固着にはペースト状のダイボン

ド材3を用いたが、テープ状のダイボンド材を用いることにより、作業性の向上、ダイボンド材の厚みの均一化、取付安定性の向上を図ることができ、半導体装置の品質および信頼性向上において一層の効果が得られる。

【0014】実施の形態4. 図6はこの発明の実施の形態4を示す半導体装置の断面図である。図において、14a、14bは放熱板で、図6(a)および図6(b)は、フィンのない放熱板14aとフィンを有する放熱板14bを取り付けた例を示している。なお、その他の構成は図1に示す実施の形態1と同様であるので説明を省略する。放熱板14aもしくは14bを、樹脂封止後に封止樹脂9が介在しないIC集積回路1の裏面側（回路基板2とダイボンドされていない面）に接合する。本実施の形態によれば、IC集積回路1からの発熱を放熱板14aもしくは14bを介して効率よく外部に放熱できるため、IC集積回路1の長寿命化および信頼性の高い半導体装置を提供することができる。

【0015】実施の形態5. 実施の形態4では、IC集積回路1と回路基板2を樹脂封止した後に放熱板14aを取り付けたが、図7に示すように、放熱板14をIC集積回路1の裏面側に接合した後に樹脂封止を行ってもよい。図7は実施の形態5による半導体装置の製造方法を説明するための断面図である。図において、14は放熱板、15は放熱板14をIC集積回路1に接合する接合材料である。なお、その他の構成は図4に示す実施の形態1と同様であるので説明を省略する。

【0016】本実施の形態による半導体装置の製造方法は、まず図7(a)に示すように、半田ボール11を搭載した回路基板2とダイボンドされたIC集積回路1の裏面側（回路基板2とダイボンドされていない面）に放熱板14を接合する。このとき、IC集積回路1の裏面側にメタライズを施すことにより、半田等の接合材料15を用いて容易に放熱板14をIC集積回路1に接合させることができる。次に図7(b)に示すように、放熱板14が接合されたIC集積回路1をダイボンドした回路基板2を封止用金型12内に配置する。以降は実施の形態1と同様の方法により半導体装置を形成する（図7(c)）。また、図8(a)および図8(b)は、IC集積回路1に接合された放熱板14の構造を示す断面図で、図8(a)に示すように放熱板14の端面に斜め形状の切り欠き部16、あるいは図8(b)に示すように放熱板14の端面に階段状の切り欠き部16を設けることにより、樹脂封止工程において封止樹脂9が放熱板14の切り欠き部16に回り込み、実装工程時等に放熱板14が離脱するのを防止することができる。本実施の形態によれば、半導体装置への放熱板14の取り付けを簡略化できると共に、放熱板14の離脱を防止することができる。

【0017】

【発明の効果】以上のように、この発明によれば、半導

体装置の封止をトランスファ成形とすることにより品質が安定し、信頼性の高い半導体装置を得ることができ、また、封止用金型で半田ボールを押しつぶすことにより、封止用金型に半田バンプが密着した状態で樹脂封止を行うため、封止樹脂の表面に外部との接続用の電極部を容易に露出させることができ、製造工程を簡略化できる。また、請求項4に係る発明によれば、IC集積回路からの発熱を放熱板を介して効率よく外部に放熱できるため、IC集積回路の長寿命化および信頼性の高い半導体装置を提供することができる。また、請求項7および8に係る発明によれば、回路基板は二乃至四分割されていると共に、複数の回路基板が支持部を介して枠部に支持された状態で同時にトランスファ成形を行うため、製造工数を削減でき、生産性の向上および製造コストの低減を図ることができる。また、請求項9に係る発明によれば、IC集積回路と回路基板の固着にテープ状のダイボンド材を用いることにより、作業性の向上、ダイボンド材の厚みの均一化、取付安定性の向上を図ることができ、半導体装置の品質および信頼性向上において一層の効果が得られる。また、請求項10および11に係る発明によれば、半導体装置への放熱板の取り付けを簡略化できると共に、放熱板の離脱を防止することができる。

【図面の簡単な説明】

*

*【図1】 この発明の実施の形態1による半導体装置を示す断面図である。

【図2】 この発明の実施の形態1による半導体装置を示す斜視図である。

【図3】 この発明の実施の形態1による半導体装置の回路基板を示す平面図である。

【図4】 この発明の実施の形態1による半導体装置の製造工程を示す断面図である。

【図5】 この発明の実施の形態2による半導体装置の回路基板を示す平面図である。

【図6】 この発明の実施の形態4による半導体装置を示す断面図である。

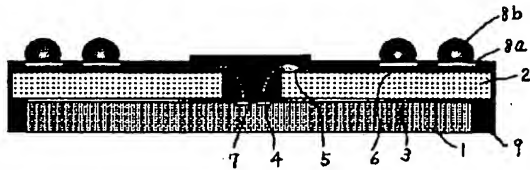
【図7】 この発明の実施の形態5による半導体装置の製造工程を示す断面図である。

【図8】 この発明の実施の形態5による半導体装置の放熱板の形状を示す断面図である。

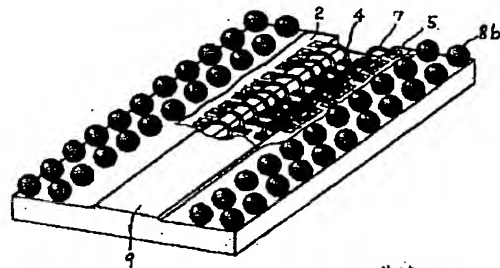
【符号の説明】

1 IC集積回路、2 回路基板、3 ダイボンド材、4 電極部、5 第一電極部、6 第二電極部、7 金線、8a、第一半田バンプ、8b 第二半田バンプ、9 封止樹脂、10 支持部、11 半田ボール、12 封止用金型、13 枠部、14、14a、14b 放熱板、15 接合材料、16 切り欠き部。

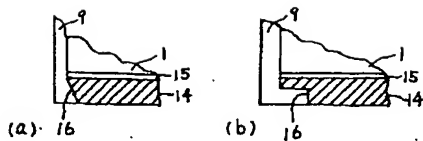
【図1】



【図2】

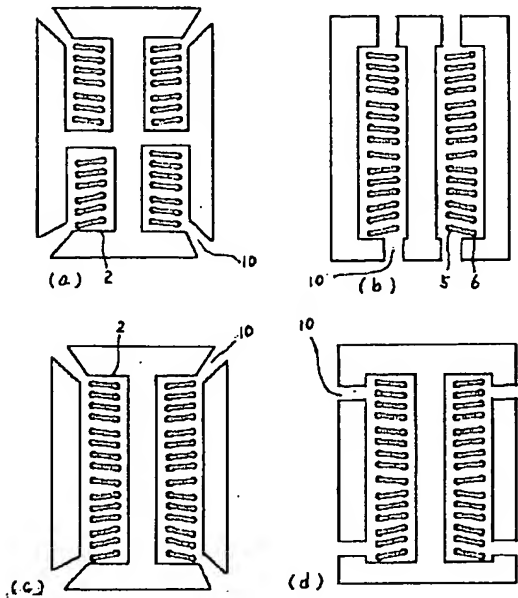


【図8】

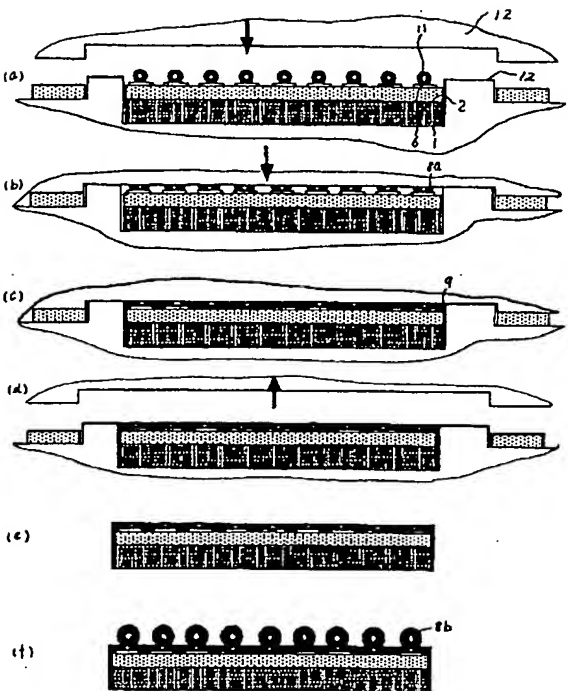


- 1. IC集積回路
- 2. 回路基板
- 3. ダイボンド材
- 4. 電極部
- 5. 第一電極部
- 6. 第二電極部
- 7. 金線
- 8a 第一半田バンプ
- 8b 第二半田バンプ
- 9. 封止樹脂

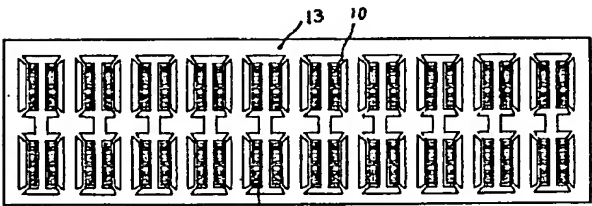
【図 3】



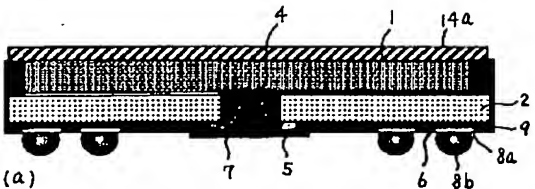
【図 4】



【図 5】



【図 6】



【図 7】

